

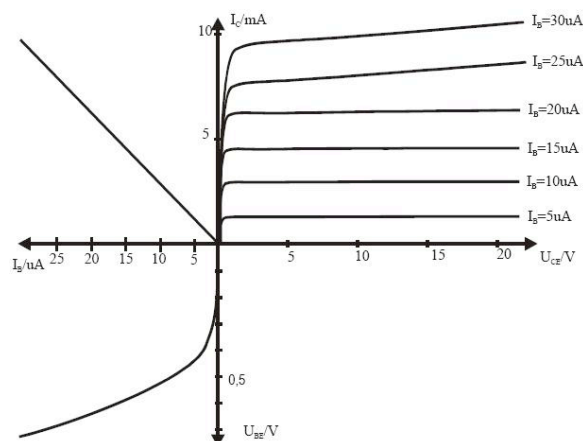
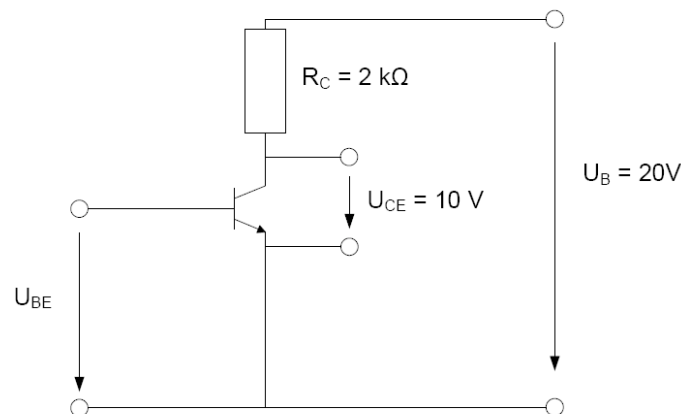
## Einführung in die Technische Informatik

WS 2009/2010

### Blatt 9: Musterlösung

#### Aufgabe 1: (★)Kennlinienfeld des Transistors

Gegeben sei folgende Schaltung.



- Zeichnen Sie die Lastwiderstandsgerade in das Kennlinienbild ein. Welche Funktion hat diese und warum heißt sie Lastwiderstandsgerade?
- Bestimmen Sie den Arbeitspunkt des Transistors und zeichnen diesen in das Kennlinienbild ein. Was gibt er an?
- Wie hoch ist der erforderliche Basisstrom? Bestimmen Sie den Verstärkungsfaktor  $B$  des Transistors.

- d) Zeichnen Sie einen zusätzlichen Widerstand in das Schaltbild ein und berechnen Sie den erforderlichen Widerstandswert, damit sich der Basisstrom aus c) einstellt.

### Lösungsvorschlag

$$\text{a) } I_C = -\frac{1}{R} \cdot U_{CE} + \frac{U_B}{R} = -\frac{1}{2000\Omega} \cdot U_{CE} + \frac{1}{100} A$$

Anhand der Lastwiderstandsgeraden lässt sich das Verhalten des Transistors ablesen. Sie gibt Kollektorstrom und Basis-Emitter-Spannung abhängig vom gegebenen Basisstrom an. Sie heißt Lastwiderstandsgerade, weil sie durch den Lastwiderstand  $R_C$  bestimmt wird. Je größer der Lastwiderstand eines Transistors ist, desto geringer ist die Steigung der Lastwiderstandsgeraden.

- b) Der Arbeitspunkt lässt sich bestimmen, indem man  $U_{CE}$  in die Lastwiderstandsgeradengleichung einsetzt. Somit ergibt sich:

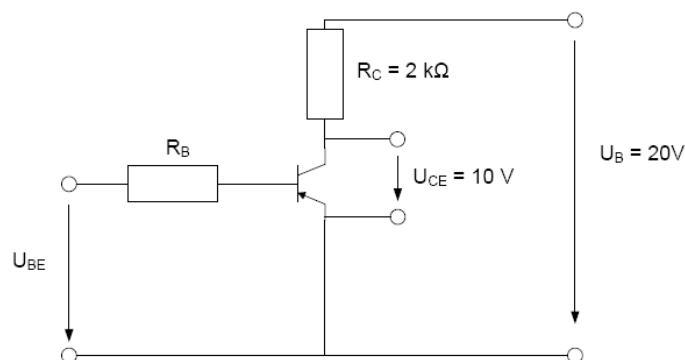
$$I_C = -\frac{1}{2000\Omega} \cdot 10V + \frac{1}{100} A = -\frac{1}{200} A + \frac{1}{100} A = 5mA$$

Der Arbeitspunkt A ist also bei gegebenen Werten A(10/5). Er gibt bei einem Transistor den aktuellen Betriebszustand an, d.h. wie groß der Basis- und Kollektorstrom und die Kollektor-Emitter-Spannung ist.

- c) Der erforderliche Basisstrom lässt sich mittels des Arbeitspunktes aus dem Kennlinienfeld ablesen indem man ihn ausgehend vom Arbeitspunkt anhand der Ausgangskennlinien abschätzt. Er beträgt ca  $17\mu A$ . Der Stromverstärkungsfaktor B ermittelt sich wie folgt.

$$B = \frac{I_C}{I_B} = \frac{5000\mu A}{17\mu A} \approx 295$$

- d) Schaltplan mit Widerstand:



Der erforderliche Widerstandswert lässt sich mittels des ohmschen Gesetzes ermitteln:

$$R_B = \frac{U_{BE}}{I_B}$$

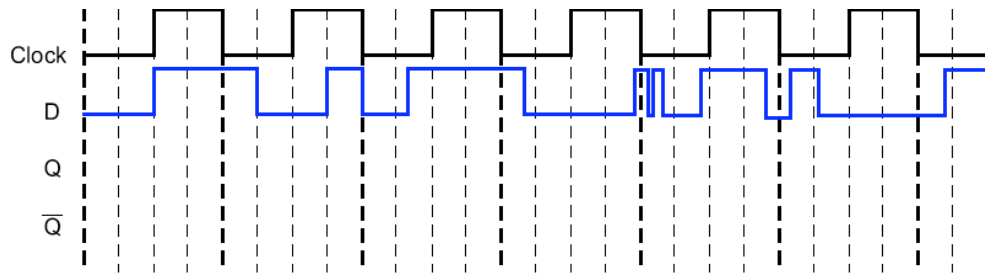
$U_{BE}$  kann man leicht aus der Eingangskennlinie ablesen, da man  $I_B$  kennt. Mit  $U_{BE} = 0,6V$  ergibt sich:

$$R_B = \frac{0,6V}{17\mu A} \approx 35,3k\Omega$$

## Aufgabe 2: (★) Flip-Flops

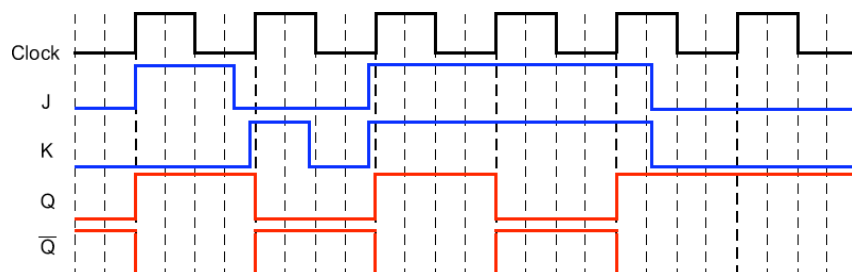
In der Vorlesung haben Sie Flip-Flops kennengelernt, eine Speichertechnologie mit der sich z.B. ein Bit speichern lässt.

- Wie unterscheidet sich grundsätzlich ein Flip-Flop von einem Latch? Ein Prozessor hat kleine Speichereinheiten, die er benötigt, um z.B. arithmetische Operationen zu bewerkstelligen. Diese Register werden mit D-Flip-Flops realisiert. Erklären Sie, warum solche Register nicht mit Latches realisiert werden.
- Gegeben ist folgendes Impulsdigramm:



Ein Takt dauert 4 Zeiteinheiten (1 Zeiteinheit = 1 Spalte). Die  $\Delta$  Impulszeit soll 1 Zeiteinheit dauern. Tragen Sie im Impulsdigramm die Ausgänge  $Q$  und  $\bar{Q}$  des negativ gesteuerten D-Flip-Flops ein.

- Neben den Flip-Flops, die Sie in der Vorlesung kennengelernt haben, gibt es noch viele weitere Varianten. Eine davon ist der JK-Flip-Flop. Das Schaltverhalten kann aus dem folgenden Impulsdigramm herausgelesen werden:

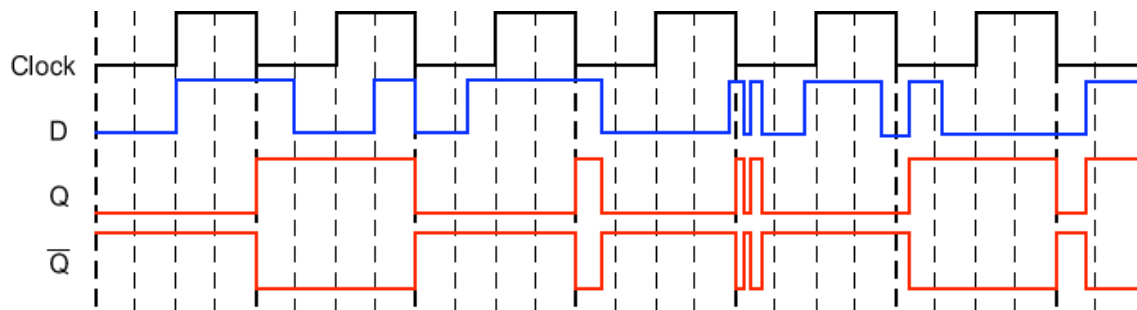


Schreiben Sie das Schaltverhalten des JK-Flip-Flops mit den Eingängen J,K und den Ausgängen  $Q$  und  $\bar{Q}$  als Tabelle auf. Was macht der Eingang J, was macht K? Warum eignen sich JK-Flip-Flops nicht als Speicherzellen in Registern?

- d) Flip-Flops mit einem S und R Eingang gibt es in 2 verschiedenen Varianten, die ein unterschiedliches Verhalten aufweisen bezüglich des Ausgangs  $Q$ , wenn S und R einen High-Pegel aufweisen: RS-Flip-Flop mit dominantem Rücksetzen und SR-Flip-Flop mit dominantem Setzen. Das heißt, beim RS-Flip-Flop ist am Ausgang  $Q$  im Falle  $R=S=1$  ein Low-Pegel vorhanden, während beim SR-Flip-Flop im gleichen Fall am Ausgang  $Q$  ein High-Pegel vorhanden ist. Zeichnen Sie ein Schaltnetz für das SR-Flip-Flop und stellen Sie eine Schalttafel für die Eingänge S,R und die Ausgänge  $Q$  und  $\bar{Q}$  auf. Welche Bauteile verwendet das SR-Flip-Flop?

## Lösungsvorschlag

- a) Unterschiede:
1. Flip-Flop ist flankengesteuert, Latch ist zustandsgesteuert
  2. Beim Flip-Flop kann innerhalb einer kurzen Zeitspanne (während der Impulsgenerator noch aktiv ist) das Eingangssignal gespeichert werden. Beim Latch ändert sich der Ausgangspegel direkt, wenn sich der Eingangspegel ändert.
- Ein Latch hat den Nachteil, dass bei sich änderndem Eingang auch der Ausgang direkt ändert, was nicht optimal ist bei Registern, da diese ein Bit für einen Zeitraum von mindestens einem Takt speichern sollen. Außerdem sind Latches zustandsgesteuert - in CPU's will man aber eine bestimmte Taktung haben um Berechnungen deterministisch zu halten.
- b) Impulsdiagramm:

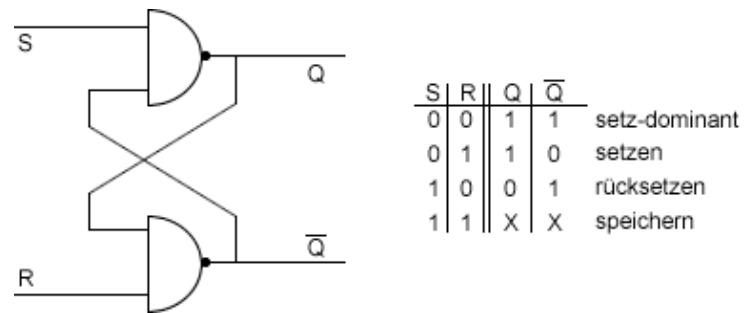


- c) JK-Flip-Flop-Schalttafel:

J	K	Q
0	0	unverändert
0	1	0 (FlipFlop zurücksetzen)
1	0	1 (FlipFlop setzen)
1	1	Zustandswechsel (toggle)

Bei JK-Flip-Flops muss bei aktivem Taktzustand ( $C=1$ ) darauf geachtet werden, dass sich die Zustände der beiden Eingänge J und K nicht mehr ändern dürfen. Es liegt somit kein reines taktflankengesteuertes Flip-Flop vor im Gegensatz zum D-Flip-Flop.

d) Das SR-Flip-Flop kann mit 2 Nand-Gattern realisiert werden:



Hierbei ist bei den Eingängen zu beachten, dass eine 1 als Low-Pegel und eine 0 als High-Pegel interpretiert wird (anders als bei dem RS-Flip-Flop: 1=High und 0=Low). Die Ausgänge bleiben beim Interpretieren der Pegel nach wie vor 1=High und 0=Low.